



2023

## 10. Digitalna logika

R2: SCRAPY Vodič

Broj projekta: **2021-1-FR01-KA220-SCH-000031617**



 **Co-funded by  
the European Union**

Podrška Europske komisije za izradu ove publikacije ne znači odobravanje sadržaja, koji odražava samo stavove autora, a Komisija se ne može smatrati odgovornom za bilo kakvu upotrebu informacija sadržanih u njoj.

ECAM EPMI  
30/04/2023

## Sadržaj

1 Uvod.....	2
2. Kombinatorijska logika .....	2
3. Tablice istine .....	3
4 Pisana Booleova logika .....	5
5 Sekvencijalna logika.....	5
6 Elementi sekvencijalnog kruga .....	6
6.1 D-tip Flip-Flop .....	6
6.2 T-tip Flip-flop.....	6
6.3 Flip-flop tipa JK.....	7
6.4 Vremena postavljanja, zadržavanja i širenja .....	7
6.5 Metastabilnost.....	8
7 Zaključak.....	9

## 1 Uvod

Digitalna ili Booleova logika je temeljni koncept koji podupire sve moderne računalne sustave. Pojednostavljeno rečeno, to je sustav pravila koji nam omogućuje donošenje izuzetno kompliciranih odluka na temelju jednostavnih pitanja "da/ne".

U ovoj lekciji naučit ćete o...

### Digitalni sklopovi

Digitalni logički sklopovi mogu se podijeliti u dvije potkategorije - kombinacijske i sekvencijalne. Kombinacijska logika se mijenja "trenutačno" - izlaz sklopa reagira čim se ulaz promijeni (s određenim kašnjenjem, naravno, budući da širenje signala kroz elemente sklopa traje malo vremena). Sekvencijalni sklopovi imaju signal sata, a promjene se šire kroz stupnjeve sklopa na rubovima sata.

Tipično, sekvencijalni sklop bit će izgrađen od blokova kombinacijske logike odvojenih memorijskim elementima koji se aktiviraju signalom takta.

### Programiranje

Digitalna logika također je važna u programiranju. Razumijevanje digitalne logike omogućuje donošenje složenih odluka u programima.

Neke je suptilnosti u programiranju važno razumjeti; ući ćemo u to kada pokrijemo osnove.

Prije nego što počnete, možda bi bilo dobro pregledati našu lekciju o binarnim brojevima, ako već niste. Postoji mala količina rasprave o Booleovoj logici, ali ćemo ovdje ići mnogo dalje u tu temu.

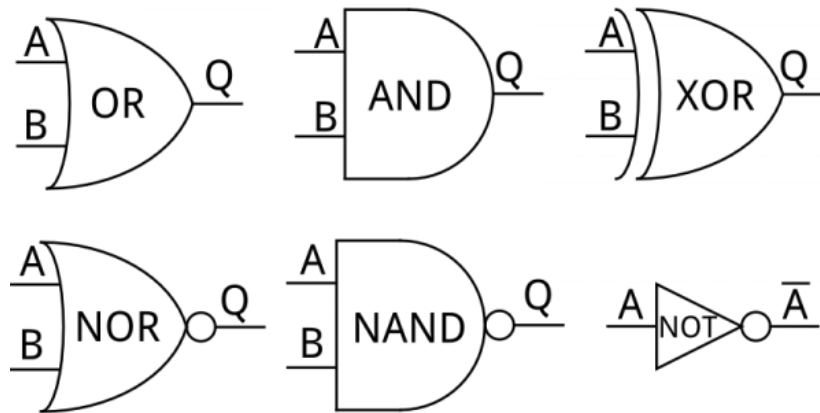
Evo nekih drugih tema s kojima biste se trebali upoznati prije nego što počnete.

- Što je električna energija?
- Binarni
- Analogno protiv digitalnog
- Logičke razine

## 2. Kombinacijska logika

Kombinacijski sklopovi izgrađeni su od pet osnovnih logičkih vrata:

- AND vrata - izlaz je 1 ako su OBA ulaza 1
- OR vrata - izlaz je 1 ako je BAREM jedan ulaz 1
- XOR vrata - izlaz je 1 ako je SAMO jedan ulaz 1
- NAND vrata - izlaz je 1 ako je BAREM jedan ulaz 0
- NOR vrata - izlaz je 1 ako su OBA ulaza 0



### Kombinacijska logika

Postoji šesti element u digitalnoj logici, pretvarač (ponekad se naziva NOT vrata). Pretvarači zapravo nisu vrata jer ne donose nikakve odluke. Izlaz pretvarača je 1 ako je ulaz 0, i obrnuto.

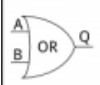
Nekoliko stvari o gornjoj slici:


- Obično se naziv vrata ne ispisuje; simbol se smatra dovoljnim za identifikaciju.
- Oznaka terminala tipa ABQ standardna je, iako će je logički dijagrami obično izostaviti za signale koji nisu ulazi ili izlazi u sustav kao cjelinu.
- Dva ulazna uređaja su standardna, ali povremeno ćete vidjeti uređaje s više od dva ulaza. Oni će, međutim, imati samo jedan izlaz.


Digitalni logički sklopovi obično se predstavljaju pomoću ovih šest simbola; ulazi su s lijeve strane, a izlazi s desne strane. Dok se ulazi mogu spojiti, izlazi nikada ne bi trebali biti spojeni, samo na druge ulaze. Međutim, jedan izlaz može biti spojen na više ulaza.

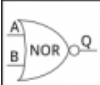
## 3. Tablice istine


Gore navedeni opisi prikladni su za opisivanje funkcionalnosti pojedinačnih blokova, ali dostupan je korisniji alat: tablica istinitosti. Tablice istinitosti su jednostavni dijagrami koji objašnjavaju izlaz kruga u smislu mogućih ulaza u taj krug. Evo tablica istinitosti koje opisuju šest glavnih elemenata:


		A	
		0	1
B	0	0	1
	1	1	1

		A	
		0	1
B	0	0	0
	1	0	1

		A	
		0	1
B	0	0	1
	1	1	0

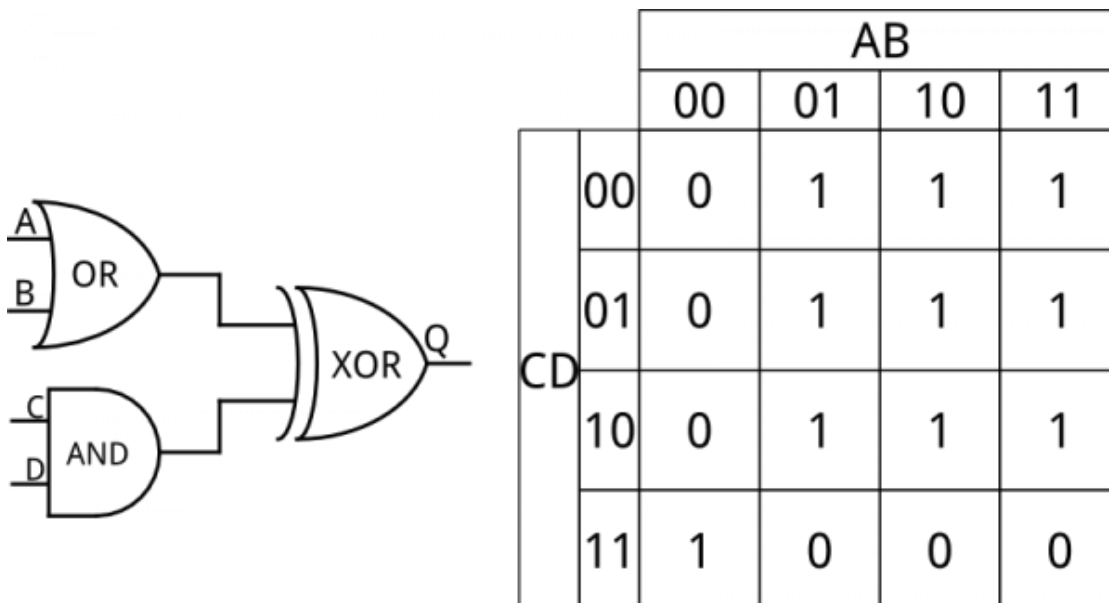
		A	
		0	1
B	0	1	0
	1	0	0

		A	
		0	1
B	0	1	1
	1	1	0

		A	
		0	1
		1	0

### Tablice istine

Tablice istinitosti mogu se proširiti na proizvoljnu ljestvicu, s onoliko ulaza i izlaza koliko možete podnijeti prije nego što vam se mozak otopi. Evo kako izgledaju krug s četiri ulaza i tablica istine:



### Booleova logika

## 4 Pisana Booleova logika

Naravno, korisno je moći u jednostavnom matematičkom formatu napisati jednadžbu koja predstavlja logičku operaciju. U tu svrhu postoje matematički simboli za jedinstvene operacije: "AND", "OR", XOR i "NOT".

- A AND B treba pisati kao AB (ili ponekad  $A \cdot B$ )
- A OR B treba pisati kao  $A + B$
- A XOR B treba napisati kao  $A \oplus B$
- NOT A treba pisati kao  $A'$  ili  $\neg A$

Primijetiti ćete da na popisu nedostaju dva elementa: NAND i NOR. Obično se oni jednostavno predstavljaju nadopunjavanjem odgovarajućeg prikaza:

- NAND B se piše kao  $(AB)'$ ,  $(A \cdot B)'$  ili  $\neg(AB)$
- A NOR B piše se kao  $(A + B)'$  ili  $\neg(A + B)$  sekvencijalna logika

## 5 Sekvencijalna logika

Kombinacijska logika je sjajna, ali bez dodavanja sekvencijalnih sklopova moderno računalstvo ne bi bilo moguće.

Sekvencijalni sklop je ono što dodaje memoriju našim logičkim sustavima. Kao što je ranije spomenuto, kombinacijska logika daje rezultate nakon odgode. To kašnjenje varira ovisno o puno i puno stvari: procesu proizvodnje uključenih dijelova, temperaturi silicija i složenosti sklopa. Ako je izlaz kruga ovisan o rezultatima iz dva druga kombinacijska kruga i rezultati stignu u različito vrijeme (što hoće, u stvarnom svijetu), kombinacijski krug će nakratko "biti u kvaru", izlazeći rezultat koji možda nije dosljedan sa željenom operacijom.

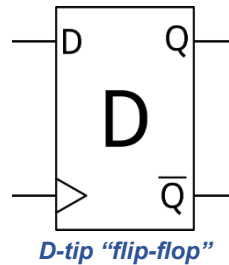
Međutim, sekvencijalni krug samo uzorkuje i širi izlaz u određeno vrijeme. Ako se unos promijeni između tih vremena, zanemaruje se. Vrijeme uzorkovanja obično je sinkronizirano u cijelom krugu i naziva se "sat". Kada se navodi "brzina" računala, to je vrijednost u pitanju. Moguće je dizajnirati "asinkrone" sekvencijalne sklopove, koji se ne oslanjaju na sinkronizirani globalni sat. Međutim, ti sustavi predstavljaju velike poteškoće i o njima ovdje nećemo raspravljati.

Kao usputna napomena, svaki dio digitalne logike imaće dvije karakteristične vrijednosti kašnjenja: minimalno vrijeme kašnjenja i maksimalno vrijeme kašnjenja. Ako sklop zakaže minimalno vrijeme kašnjenja (tj. brže je nego što bi trebalo biti), sklop će zakazati, nepopravljivo. Ako je taj krug dio većeg uređaja, poput CPU-a računala, cijeli uređaj je smeće i ne može se koristiti. Ako maksimalno vrijeme odgode ne uspije (tj. krug je sporiji nego što bi trebao biti), brzina takta može se smanjiti kako bi se prilagodio najsporijem krugu u sustavu. Maksimalna vremena odgode imaju tendenciju porasta kako se silicij koji tvori strujni krug zagrijava, zbog čega računala postaju nestabilna kada se pregriju ili kada se poveća brzina takta (kao što je slučaj kod overclockinga).

## 6 Elementi sekvencijalnog kruga

Kao što je slučaj s kombinacijskom logikom, postoji nekoliko osnovnih elemenata sklopa koji čine sastavne djelove sekvencijalnih sklopova. Ti su djelovi izgrađeni od osnovnih kombinacijskih elemenata, koristeći povratnu informaciju s izlaza za stabilizaciju ulaza. Dolaze u dva tipa: zasuni i "flip-flop". Dok se izrazi često koriste kao sinonimi, zasuni su manje korisni jer nemaju takt; usredotočit ćemo se na "flip-flop".

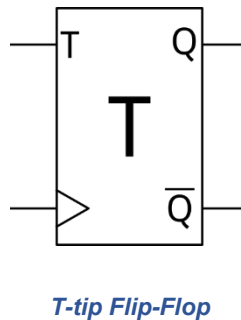
### 6.1 D-tip Flip-Flop



Najjednostavniji tip flip-flopa je D-tip. D flip-flopovi su jednostavni -- na rubu takta (obično raste, iako se mogu naći s ugrađenim pretvaračem za taktiranje na rubu pada umjesto toga), ulaz je povezan s izlazom.

Obično je ulaz takta označen malim trokutićem na simbolu. Većina flip-flopa ima dva izlaza: "normalni" izlaz i komplementirani izlaz.

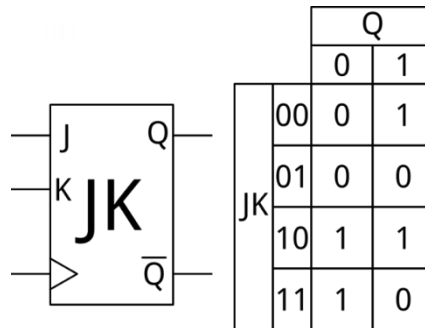
### 6.2 T-tip Flip-flop



Tek nešto složeniji je T-tip. 'T' je kratica za "prebacivanje". Kada se pojavi brid takta, ako je ulaz T 1, izlaz mijenja stanje. Ako je ulaz 0, izlaz ostaje isti. Kao i kod D-tipa, obično se daje komplement izlaza.

Korisna funkcija T flip-flopa je krug dijeljenja takta. Ako se T drži visoko, izlaz će biti frekvencija takta podijeljena s dva. Lanac T flip-flopa se stoga može koristiti za proizvodnju sporijih taktova iz glavnog sata uređaja.

### 6.3 Flip-flop tipa JK



*Flip-flop tipa JK*

Konačno, imamo JK-tip. JK-tip je jedini od tri koji uistinu zahtijeva tablicu istinitosti za objašnjenje; ima dva ulaza (J i K), a izlaz se može ostaviti isti, postaviti, poništiti ili uključiti, ovisno o kombinaciji prisutnih ulaznih signala. Naravno, kao i kod svakog flip-flopa, bitan je samo unos u trenutku sata.

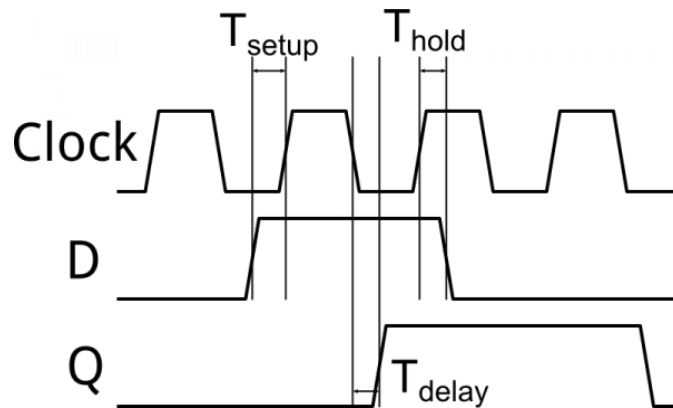
### 6.4 Vremena postavljanja, zadržavanja i širenja

Svi sekvencijalni krugovi imaju ono što se zove vrijeme "postavljanja" i "zadržavanja", kao i kašnjenje širenja. Razumijevanje ove tri stvari ključno je za projektiranje sekvencijalnih sklopova koji rade prema očekivanjima.

Vrijeme postavljanja je minimalna količina vremena prije nego što dođe do rastućeg ruba takta u kojem signal mora stići na ulaz flip-flopa da bi flip-flop ispravno zadržao podatke. Isto tako, vrijeme zadržavanja je minimalno vrijeme u kojem signal mora ostati stabilan nakon što se pojavi uzlazni brid takta prije nego što se može dopustiti da se promijeni.

Dok su vremena postavljanja i zadržavanja dana kao minimalne vrijednosti, kašnjenje propagacije je dano kao maksimalno. Jednostavno rečeno, kašnjenje širenja je najveća količina vremena nakon padajućeg ruba na satu prije nego što možete očekivati da vidite signal na izlazima. Evo grafike koja ih objašnjava:





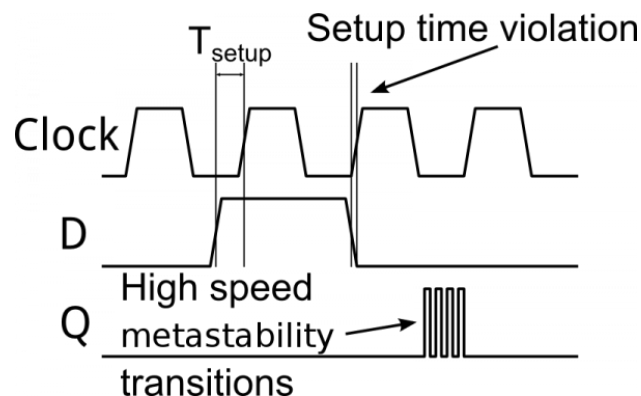
#### Vremena postavljanja, zadržavanja i širenja

Imajte na umu da su na gornjoj slici prijelazi nacrtani pod blagim kutom. Ovo ima dvije svrhe: podsjeća nas da sat i rubovi podataka nikada nisu pravi kutovi i da će uvijek imati neko vrijeme porasta ili pada različito od nule, i olakšava vidjeti gdje se okomite linije koje označavaju različita vremena sijeku sa signalima.

Kombinacija ove tri vrijednosti određuje najveću brzinu sata koju uređaj može koristiti. Ako kašnjenje širenja jednog dijela plus vrijeme postavljanja sljedećeg dijela u krugu prelazi vrijeme između padajućeg ruba jednog taktnog impulsa i rastućeg ruba sljedećeg, podaci neće biti stabilni na ulazu druge komponente, zbog čega se ponaša neočekivano.

### 6.5 Metastabilnost

Nepridržavanje vremena postavljanja i zadržavanja može dovesti do problema koji se naziva "metastabilnost". Kada je krug u metastabilnom stanju, izlaz flip-flopa može brzo oscilirati između dva normalna stanja -- često brzinom daleko većom od brzine takta sklopa.



#### Metastabilnost

Problemi s metastabilnošću mogu varirati od lažnog rada do oštećenja čipa budući da mogu povećati potrošnju struje. Dok se metastabilnost obično riješi sama od sebe, do trenutka kad se to dogodi, sustav može biti u nepoznatom stanju i treba ga potpuno resetirati kako bi se vratio ispravan rad.

Uobičajen način na koji nastaju problemi s metastabilnošću je kada signal prelazi domene takta -- drugim riječima kada signal prolazi između uređaja koji taktiraju različiti izvori. Budući da satovi nisu sinkronizirani (čak i ako su satovi na istoj nominalnoj frekvenciji, stvarnost nalaže da će biti malo drugačiji), na kraju će rub takta i rub podataka biti preblizu za udobnost, što rezultira postavljanjem kršenja vremena. Jednostavan popravak za ovaj problem je pokretanje svih ulaza u sustav kroz par kaskadnih D bistabila. Čak i ako prvi flip-flop prijeđe u metastabilnost, on će se (nadajmo se) smiriti u stabilno stanje prije sljedećeg impulsa takta, dopuštajući drugom flip-flopu da očita točne podatke. To rezultira kašnjenjem od jednog ciklusa u dolaznim rubovima podataka, što je uvijek beznačajno u usporedbi s rizikom metastabilnosti.

## 7 Zaključak

Razumijevanje digitalne logike ključna je vještina u elektronici. Za više informacija o temi pogledajte izvore u nastavku:

- Digitalna logika - dobra stranica koja pokriva većinu ovdje predstavljenog materijala
- Booleova algebra - Wikipedijina stranica o Booleovoj algebri, koja je disciplina koja podupire ovu temu.
- Quine-McCluskey metoda - QM je metoda pojednostavljivanja digitalnih sklopova na minimalni skup potrebnih vrata, s obzirom na nekoliko ulaza i željenu mapu izlaza.
- Logički blokovi i uvod u digitalnu logiku